



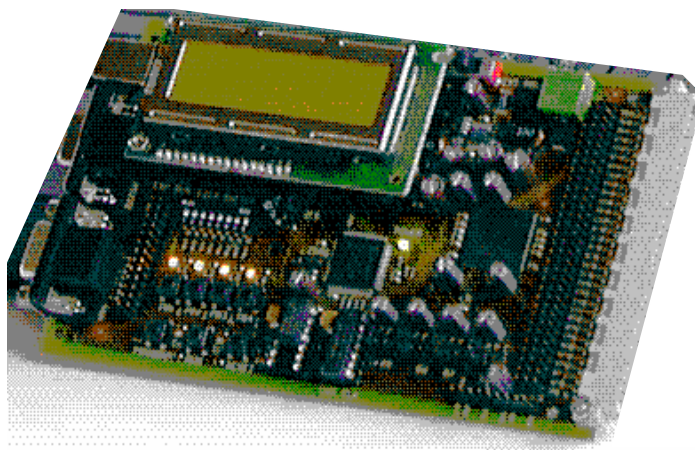
Universidade de Aveiro

**Departamento de Electrónica Telecomunicações e
Informática**

Dezembro de 2006

Sistemas Digitais Reconfiguráveis

Interface RS-232 para a TRENZ



Daniel Baptista N° 28703

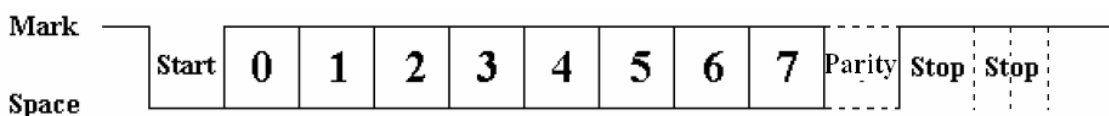
O projecto

O projecto consiste na construção da interface RS-232 e na demonstração do seu funcionamento, utilizando a placa TRENZ. Para isso, é preciso ligar a placa TRENZ ao monitor VGA e a porta série da placa TRENZ a um computador.

Protocolo RS-232

O protocolo RS-232 utiliza transacções orientadas ao carácter “atómicas” que inclui:

Start Bit + Data Bits + (Parity Bit) + Stop Bit(s)



Start Bit: Um 1 bit a “0” (*space*)(A linha em repouso deverá estar a “1” - *mark*).

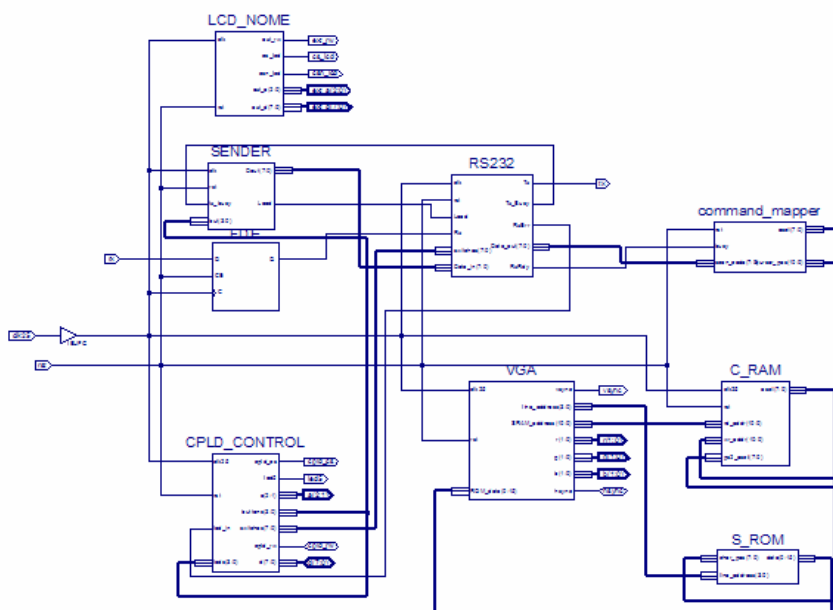
Data Bits: 5, 6, 7 ou 8 bits. Habitualmente 7 ou 8, para utilização do código ASCII.

Parity Bit: É opcional; quando existe pode ser definido como paridade *par* ou paridade *ímpar*.

Stop Bit(s): É obrigatório utilizar pelo menos 1 bit de stop; podem ser, no entanto, 1,5 ou 2 bits. Coincidem com o estado de linha inactiva;

Baud rate ou taxa de transmissão é o número de bits por segundo passíveis de serem transmitidos numa dada ligação. O baud rate pode tomar os seguintes valores: 1.200, 2.400, 4.800, 9.600, 19.200, 38.400, 57.600, 115.200, 230.400, 460.800 ou 921.600 bits/s.

Descrição do Projecto





Descrição dos principais componentes:

- **LCD_NOME:** este circuito permite a escrita do nome do projecto no ecrã LDC através de comandos específicos.
- **CPLD_CONTROL:** para a interface com os diversos dispositivos da placa, especificamente leds, switches e botões.
- **VGA:** controlador do monitor VGA.
- **C_RAM:** memória das diversas posições do monitor VGA.
- **S_ROM:** decodificador ASCII em bits para projecção no monitor.
- **COMMAND_MAPPER:** decodificação das posições no monitor VGA.
- **FDE:** flip-flop para evitar gliches de alta-frequência na recepção.
- **SENDER:** para gerar sequências de caracteres, sendo estas enviadas pelo módulo RS-232.
- **RS-232:** módulo de interface com a porta série, para transmissão e recepção de caracteres, tendo um gerador interno de clock de acordo com a utilização do baud rate utilizado. Para a transmissão e recepção existe uma máquina de estados devidamente configurada.

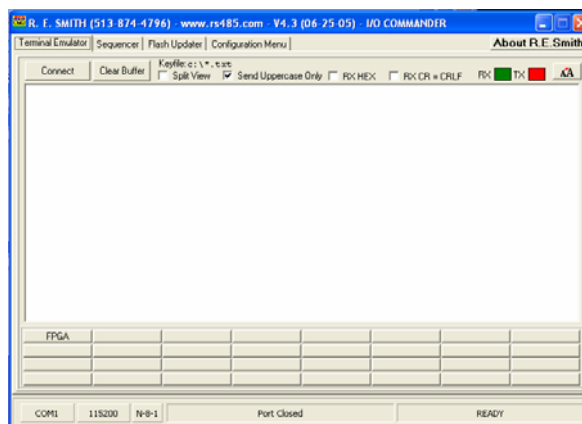
Bibliografia

- Aulas Teóricas de Sistemas Digitais Reconfiguráveis, Métodos, Ferramentas, Tutoriais e Projectos, **Valeri Skliarov, Iouliia Skliarova**
- Application note (xapp223_xilinx), **Ken Chapman Xilinx, Inc., Products and Services**
- Aulas Teóricas de Interface e Periféricos, **José A. Fonseca – mesmo caso do de cima**

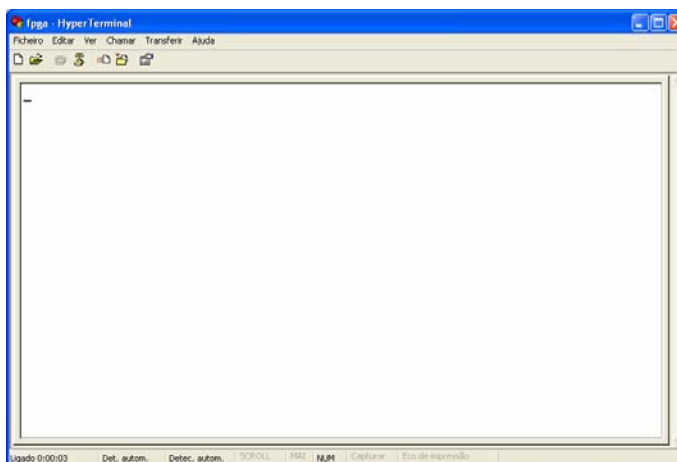
Anexo - Modo de Funcionamento

Para a verificação:

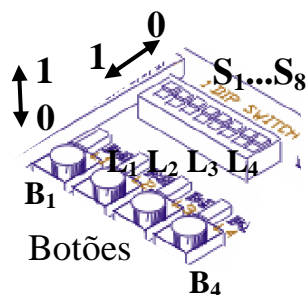
- Para a verificação aconselha-se a utilização do R. E. SMITH (que se encontra dentro da pasta do projecto ou em www.rs485.com).



1. Abra o terminal R.E.SMITH;
 2. Seleccione a tab *Configuration Menu*;
 - a) Crie a KEY LABEL “FPGA” e associe a este label o texto “hello fpga” correspondente ao pedido de transmissão de uma sequência de teste. (Se já tiver criado esta sequência não é necessário fazer este ponto).
 3. Seleccione a tab *Terminal Emulator*;
 - a) Especifique as definições da ligação no canto inferior esquerdo. (por exemplo: COM1 (porta), 115200 (baud rate), N-8-1 (sem bit de paridade, 8 bits de dados e 1 stop bit)).
 - b) Active a opção *Send Uppercase Only* e desactive *RX HEX* para visualizar todos os caracteres.
 - c) Estabeleça as comunicações premindo *Connect!*
 - d) clicar no botão que diz “FPGA” ou digitar alguma coisa no teclado do computador.
- Também se pode usar o Hyper Terminal do Windows, mas este não permite enviar sequências, apenas receber.



Configurações na FPGA da porta série com os Dipswitchs



- Configurações da porta série:

DIPSwitch	Estado	Configuração
4 3 2 1	“0000”	Baud rate = 230400
	“0001”	Baud rate = 115200
	“0010”	Baud rate = 57600
	“0011”	Baud rate = 38400
	“0100”	Baud rate = 19200
	“0101”	Baud rate = 9600
	“0110”	Baud rate = 4800
	“0111”	Baud rate = 2400
5	“0”	No Parity
	“1”	Parity
6	“0”	Parity even
	“1”	Parity odd
7	“0”	Data bits = 8 bits
	“1”	Data bits = 7 bits
8	“0”	Stop bit = 1 bit
	“1”	Stop bit = 2 bits

- Para a transmissão de alguns caracteres basta carregar no botão B1 da placa TRENZ. Se tudo estiver configurado correctamente, aparecerá a sequência “HELLO WORLD” no R. E. SMITH ou no Hyper Terminal.
- Deverá ser ligado o monitor VGA à placa TRENZ, e quando for clicado, no R. E. SMITH na label “FPGA”, aparece no monitor o conteúdo “hello fpga” ou o que for digitado no teclado do computador.
- Caso a recepção não seja legível, após confirmar se todas as configurações do R. E. SMITH ou do Hyper Terminal se estão de acordo com as da placa (tabela acima), deverá ser feito o reset à placa TRENZ.
- Para o primeiro teste aconselha-se a configuração “10000000” para os Dipswitchs (switch (1) = on) e o terminal configurado do seguinte modo: COM1 (porta), 115200 (baud rate), N-8-1 (sem bit de paridade, 8 bits de dados e 1 stop bit).