

## Projecto final da cadeira de opção 5º ano: Sistemas Digitais Reconfiguráveis

Professores: Valery Sklyarov and Iouliia Skliarova

### Identificação do aluno:

Fábio Jorge Marques Gaspar  
Numero mecanográfico 28248

### Projecto:

Àrea 1 Tarefa 11.1

### Objectivo:

O objectivo principal deste trabalho é a realização de um circuito para a placa DETIUA S3 que, utilizando o seu barramento de extensão, permita a utilização da *FPGA SPARTAN 3* como calculadora.

As operações que serão suportadas são a soma “+” e a subtracção “-”.

### Descrição do projecto:

O circuito desenvolvido realiza as duas operações anteriormente descritas sobre dois operandos de 10 dígitos binários. Optou-se por fazer a introdução dos números com *dip-switches* para tornar mais prática a utilização do circuito.

O resultado é apresentado ao utilizador em 11 *led* para que seja facilmente observado e conferido.

A placa foi desenvolvida em 2 passos utilizando o programa de desenvolvimento *OrCAD* versão 10.5.

O primeiro passo foi desenhar o circuito recorrendo ao módulo *Capture CIS* (Figura 1); o segundo foi definir a posição a ocupar pelos componentes e o desenho das pistas de cobre recorrendo ao módulo *Layout* (Figura 2).

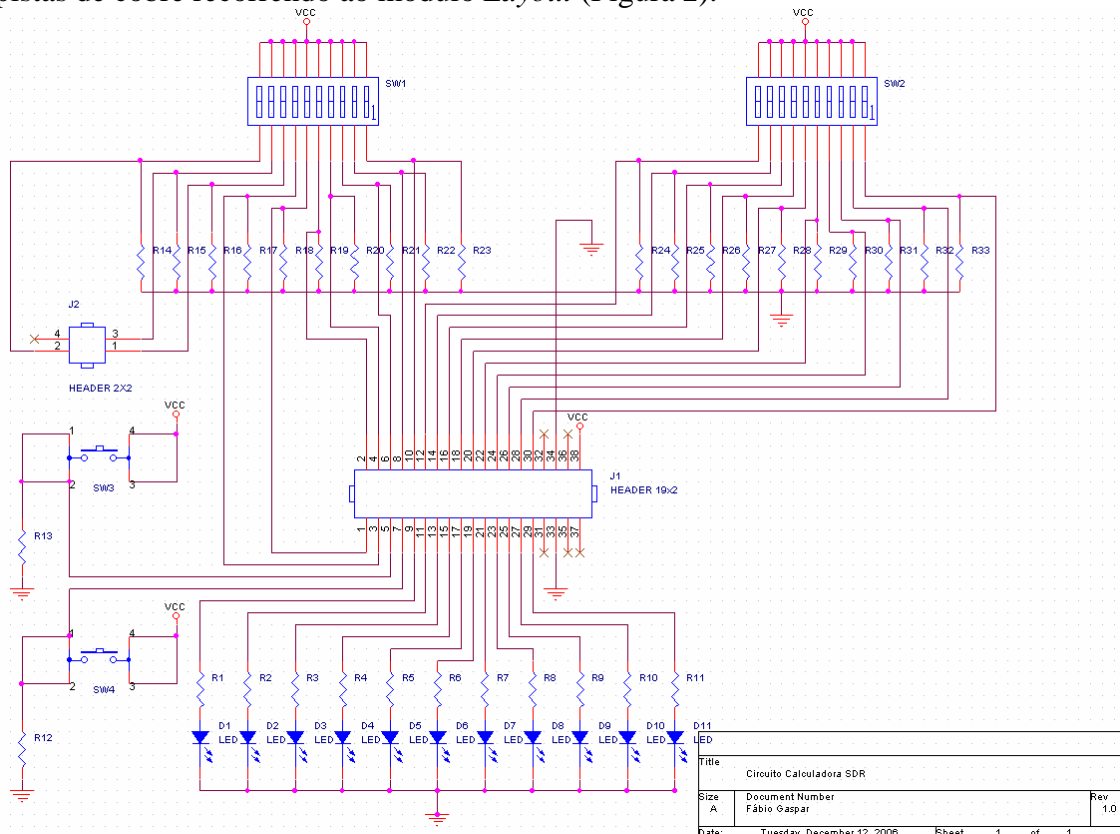


Figura 1: Esquemático da placa calculadora.

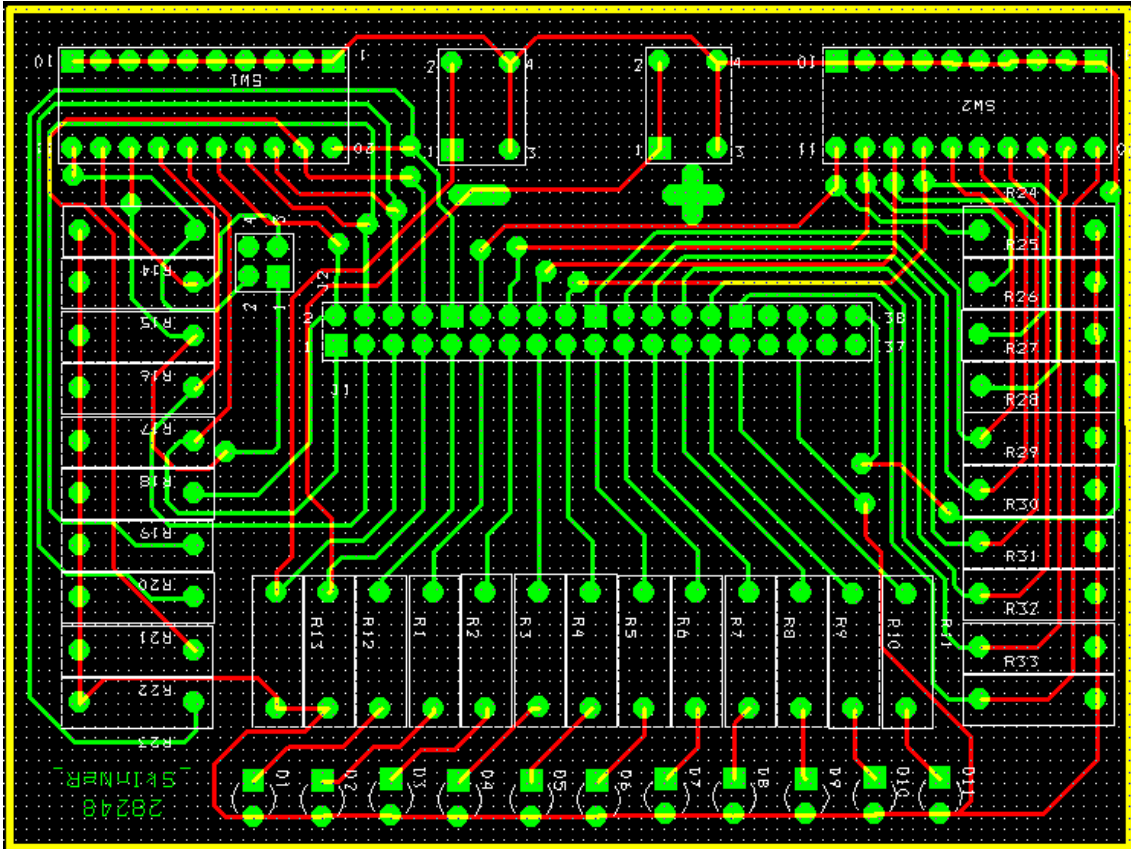


Figura 2: Layout da placa calculadora.

A filosofia de funcionamento da placa é a seguinte:

- Os *dip-switches* são alimentados pela *FPGA* a 3.3 V. Assim que algum é colocado a “1” activa uma linha de entrada da *FPGA* que detecta o nível de tensão e o assume como sendo o dígito binário “1”. Caso a linha esteja curto-circuitada à massa a *FPGA* assume que está presente o nível lógico “0”.
- A operação é escolhida pressionando um dos botões de pressão que consequentemente activa uma linha de entrada da *FPGA*. Quando são pressionados é lido o valor lógico “1”.
- O resultado é de então calculado pela *FPGA* e representado nos *led* recorrendo a 11 linhas de saída que, quando activas no nível “1”, acendem os dígitos correspondentes.

### Interface da placa:

Foi necessário utilizar 33 pinos da placa de expansão: 20 para introduzir os operandos através dos *dip-switches*, 11 para visualizar o resultado nos *led* e 2 para seleccionar as operações a realizar.

Utilizaram-se os 30 pinos do conector 2 e ainda 3 do conector 1 assim como os pinos de 3.3V e GND do conector de alimentação. Os conectores foram assim escolhidos de maneira a possibilitarem uma utilização mais fácil e segura da placa calculadora.

Os pinos de interface estão representados detalhadamente na Figura 3.

Pinos do Conector 1	Pinos da FPGA	Pinos da Placa Calculadora
48	p172	sw1-interruptor 8
49	p175	sw1-interruptor 9
50	p176	sw1-interruptor 7
Pinos do Conector 2	Pinos da FPGA	Pinos da Placa Calculadora
1	p178	sw1-interruptor 5
2	p180	sw1-interruptor 4
3	p181	sw1-interruptor 6
4	p182	sw1-interruptor 3
5	p183	sw3-subtracção
6	p184	sw1-interruptor 2
7	p185	sw4-soma
8	p187	sw1-interruptor 1
9	p189	led10
10	p190	sw1-interruptor 0
11	p191	led9
12	p194	sw2-interruptor 9
13	p196	led8
14	p197	sw2-interruptor 8
15	p198	led7
16	p199	sw2-interruptor 7
17	p200	led6
18	p203	sw2-interruptor 6
19	p204	led5
20	p205	sw2-interruptor 5
21	p15	led4
22	p16	sw2-interruptor 4
23	p18	led3
24	p19	sw2-interruptor 3
25	p20	led2
26	p21	sw2-interruptor 2
27	p22	led1
28	p24	sw2-interruptor 1
29	p26	led0
30	p27	sw2-interruptor 0

Figura 3: Descrição dos pinos de interface com a placa DETIUA.

### Software de controlo:

Em relação ao *software* de controlo da placa calculadora foram inicialmente declaradas as seguintes variáveis:

```
entity Calculadora is
  Port ( clk80: in std_logic;
        op1: in std_logic_vector(9 downto 0);
        op2: in std_logic_vector(9 downto 0);
        bot_soma : in std_logic;
        bot_sub : in std_logic;
        leds : out std_logic_vector(10 downto 0));
end Calculadora;
```

em que op1 e op2 armazenam o valor lógico lido dos *dip-switches*, bot\_soma e bot\_sub o valor lógico lido dos botões de pressão e a variável leds o valor lógico escrito nos *led*.

De seguida foi implementado o processo principal onde é feito o cálculo do que será representado. Caso ocorra variação nos botões a conta é efectuada e apresentada até que algum dos botões seja novamente pressionado. Este é o algoritmo mais fácil e eficaz para efectuar as operações que eram exigidas.

```
process(clk80, bot_soma, bot_sub)
begin
if rising_edge(clk80) then

    if (bot_soma = '1') then
        leds(10 downto 0) <= ('0' & op1(9 downto 0));
    end if;
    if (bot_sub = '1') then
        leds(10 downto 0) <= ('0' & op2(9 downto 0));
    end if;

end if;
```

### Conclusão:

Os ficheiros necessários para o desenvolvimento da placa e do *software* são incluídos em ficheiros anexos.

Foram tomadas várias considerações em relação à escolha e disposição dos componentes, do tamanho da placa e da disposição da mesma sobre a placa DETIUA de maneira a possibilitar uma utilização fácil por parte do utilizador.

É de enaltecer também a prestável ajuda do senhor Manuel Almeida no desenho do circuito, assim como o aprofundar de conhecimentos numa área pouco explorada no nosso curso: o desenho de placas em PCB. Na minha opinião uma área bastante interessante.

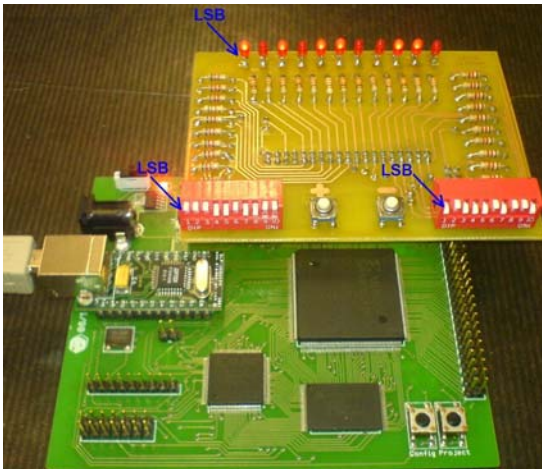


Figura 4: Exemplo de funcionamento para a soma do operando “0011011000” com “1001011101”, cujo resultado é “01100110101”.

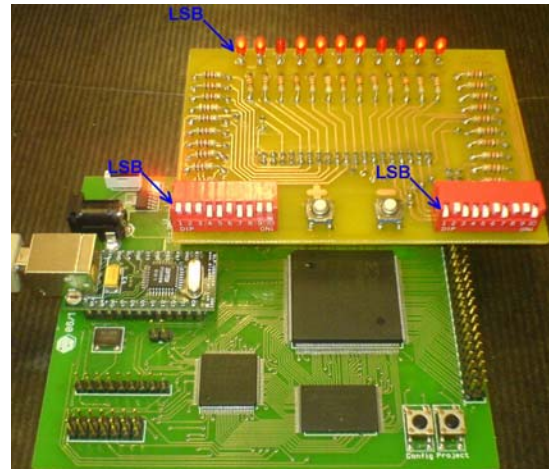


Figura 5: Exemplo de funcionamento para a subtração do operando “0011011000” com “0110100010”, cujo resultado é “01001111011”.