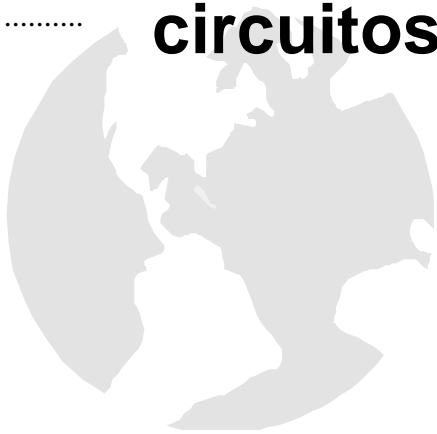

Bolsa de Investigação Científica

**Configuração remota de
..... circuitos baseados em FPGA**



Orientador/Responsável: Prof. Valery Sklyarov

Manuel Joaquim da Silva Almeida

Outubro - Fevereiro

Conteúdos

1	Introdução	3
2	Placa DETIUA-S3	4
3	Especificação da interface <i>wireless – bluetooth</i>	5
3.1	Módulo bluetooth e arquitectura da placa.....	5
3.2	Controlo do módulo bluetooth pela FPGA	6
4	Implementação de FSM	10
5	Publicações	11

1 Introdução

Os últimos seis meses foram utilizados para a manutenção da placa DETIUA-S3 que está a ser utilizada neste ano lectivo, para especificar a interface *wireless*, nomeadamente *bluetooth* e para a implementação de FSM (Finite State Machine). Também foram criados alguns documentos de suporte à placa DETIUA-S3, tais como um tutorial sobre a configuração da placa, manual do utilizador em português e inglês e apresentações em *PowerPoint*.

A manutenção das placas é de facto necessária devida ao manuseamento diário por parte dos alunos. Tratando-se de uma placa recente, estes primeiros meses tornaram-se fundamentais para verificação da sua resistência, estabilidade, problemas de fabrico e *software*.

A interface *bluetooth* foi especificada em VHDL, usando para o efeito máquinas de estados finitos.

Tendo por base o trabalho realizado até ao momento, foram escritos alguns artigos para conferências e revistas da especialidade.

2 Placa DETIUA-S3

A placa desenvolvida anteriormente está apresentada na Figura 1. Desde do início do ano lectivo 2006/2007 que está a ser utilizada nas aulas. Foram feitas pequenas reparações em algumas, devido à utilização por parte dos alunos. Este período foi aproveitado para otimizar os programas desenvolvidos em *VHDL*.

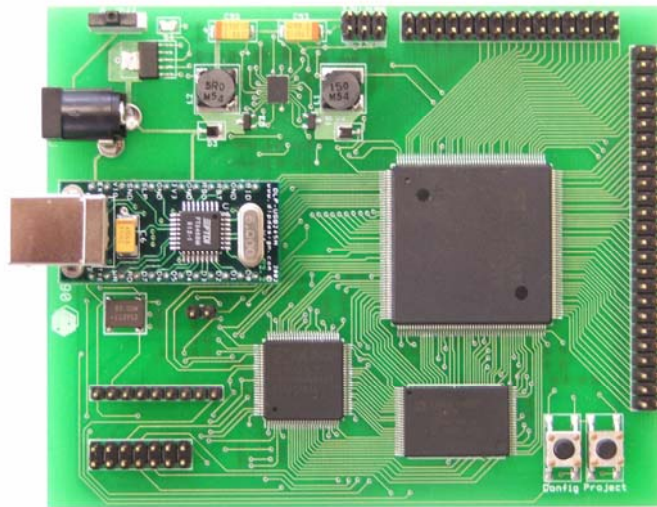


Figura 1 – Placa DETIUA-S3

3 Especificação da interface *wireless* – *bluetooth*

A placa DETIUA-S3 contém um módulo USB que permite troca de dados a uma taxa até 1M Bytes/Segundo. Este módulo é compatível com o USB 1.1 e USB 2.0. É necessário um cabo USB ligado entre a placa e um computador para possibilitar a troca de dados. Para uma situação onde seja necessário vários computadores aceder à placa, é necessário ter várias placas ou então uma, sendo necessário conectar e desconectar sempre que alguém necessite da mesma.

A solução encontrada para resolver esta questão, passa pela utilização de um módulo *bluetooth*.

3.1 Módulo *bluetooth* e arquitectura da placa

A tecnologia *bluetooth* utiliza uma norma única usando RF (rádio frequência), de baixo consumo (baixa potência), para substituição de cablagens e tecnologias proprietárias. Possibilita interoperabilidade e compatibilidade com outros sistemas de telecomunicações.

A Figura 2 apresenta a arquitectura da placa DETIUA-S3 utilizando o módulo *bluetooth*. Como se pode verificar, esta configuração permite o acesso à placa, por vários computadores que integrem um *dongle bluetooth*.

A aplicação PBM (Prototyping Board Manager) permite a interacção com a placa, independentemente do módulo, USB ou *bluetooth*. Esta aplicação contém uma série de funcionalidades.

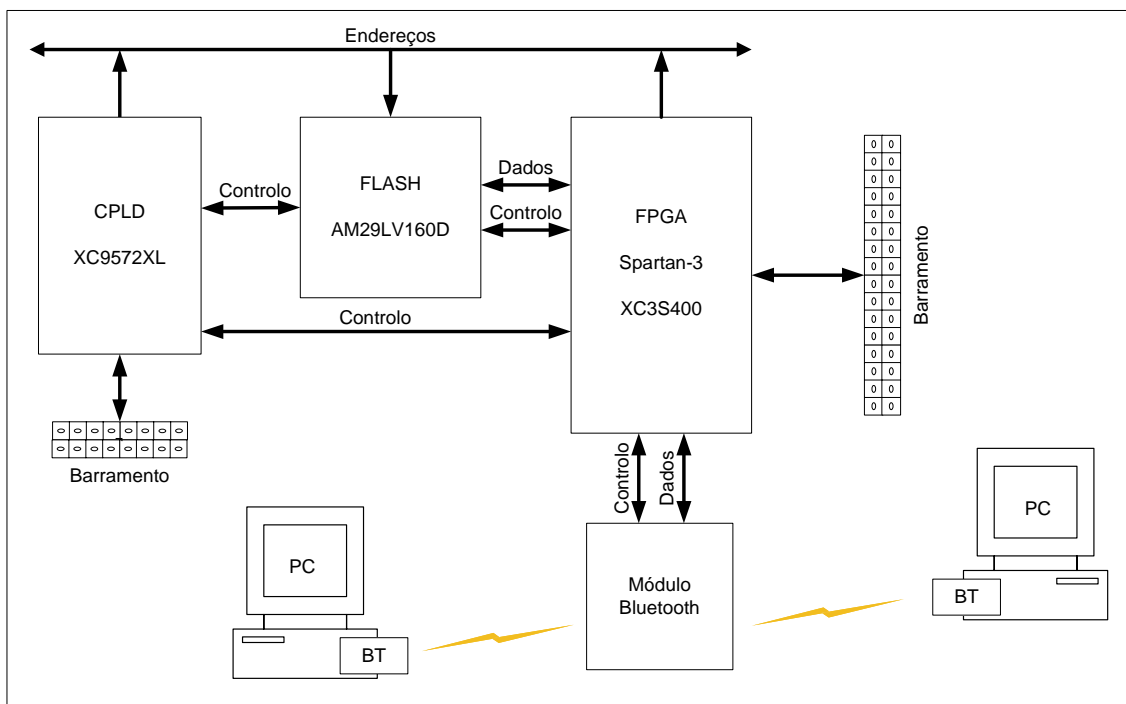


Figura 2 – Arquitectura da placa com o módulo bluetooth

3.2 Controlo do módulo bluetooth pela FPGA

O módulo *bluetooth* utilizado tem algumas características especiais. Não foi necessário implementar na FPGA toda a camada protocolar que normalmente necessita. Este módulo apresenta-se apenas com quatro pinos, onde dois são para a alimentação e os outros dois são o TX e RX. Este módulo está configurado para funcionar de modo série com um *Baud Rate* de 115200 bps, 8 *bits* de dados, sem paridade e com 1 *stop bit*.

Foi desenvolvido um protocolo de controlo de dados, tal como está ilustrado na Figura 3.

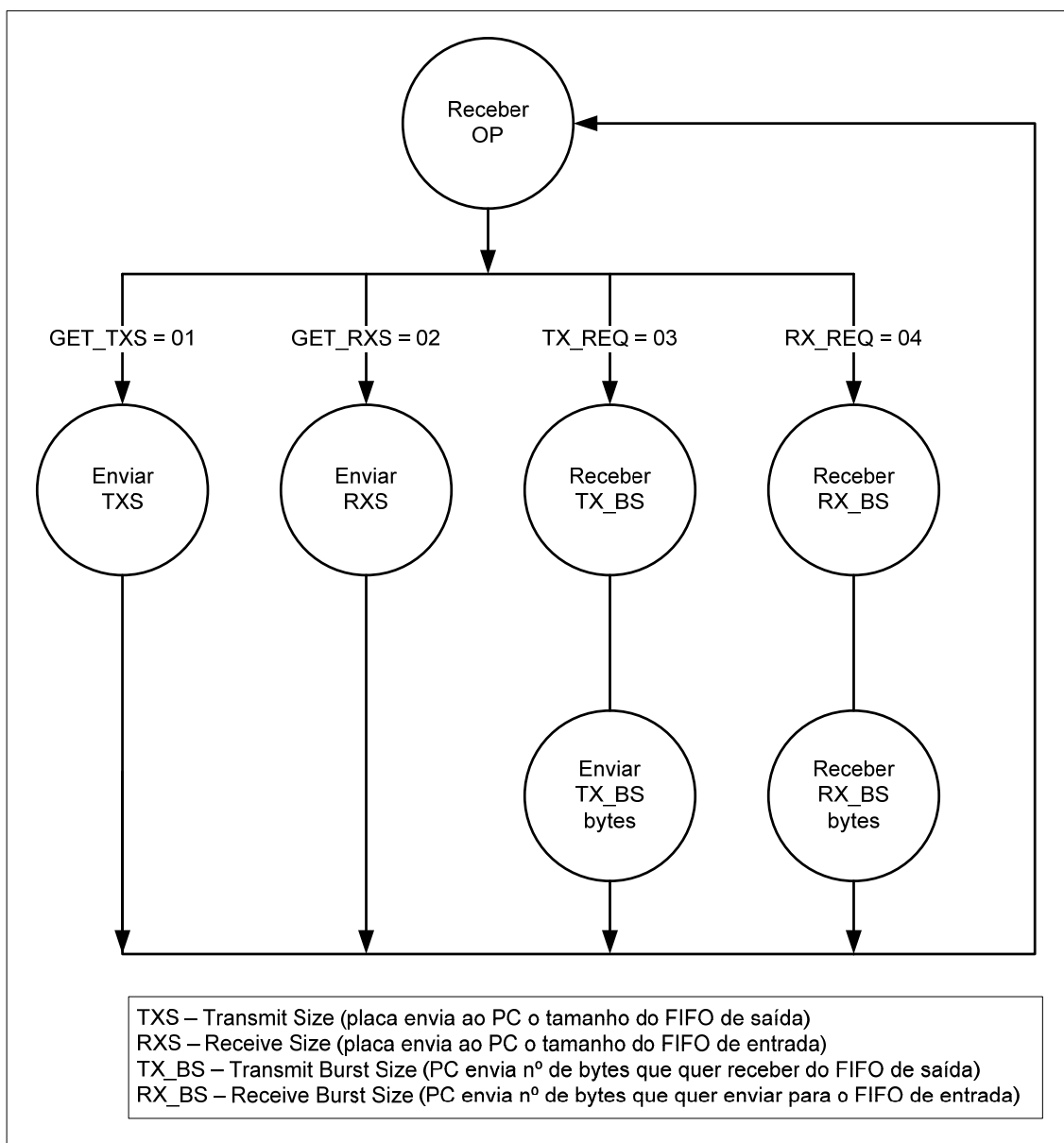


Figura 3 – Protocolo de controlo de dados para o bluetooth

Na placa, foi implementado dois FIFOs, um de entrada e outro de saída, que vai possibilitar o armazenamento de dados vindo de um computador via *bluetooth* e recebido pelo módulo *bluetooth* existente na placa. Este protocolo vai permitir a troca de dados entre computador e a placa.

Num nível mais alto, foi implementado outro protocolo (ver Figura 4) que permite a interpretação dos dados anteriormente enviados pelo computador (aplicação PBM). Este protocolo é o mesmo que é utilizado na placa DETIUA-S3 com o módulo USB.

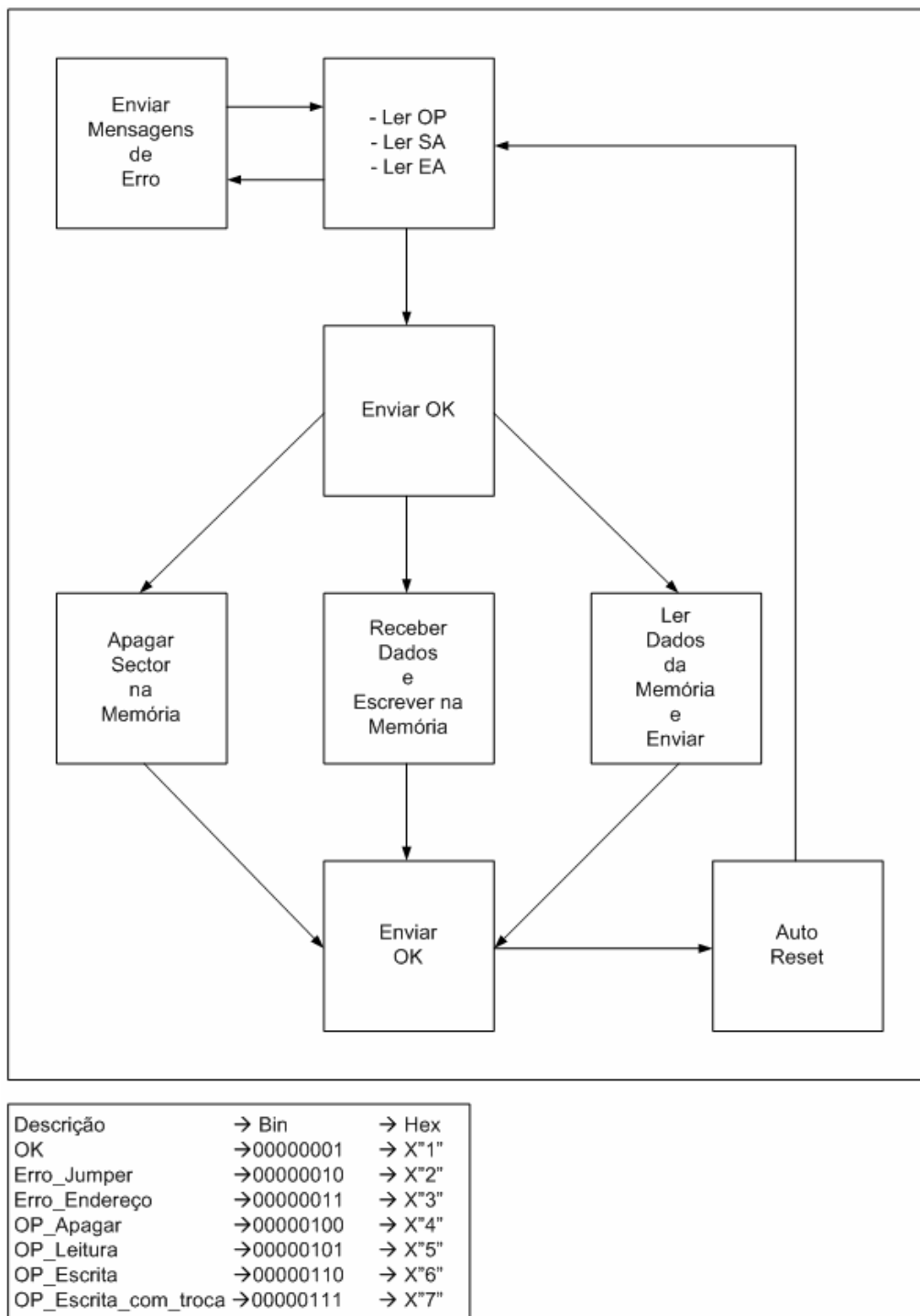


Figura 4 – Protocolo de comunicação entre PC e placa

A Figura 5 mostra a interligação dos blocos que foram descritos em VHDL. O bloco *Byte_Control* refere-se ao protocolo de mais baixo nível enquanto o bloco *boardconfig* reporta-se ao protocolo de nível superior.

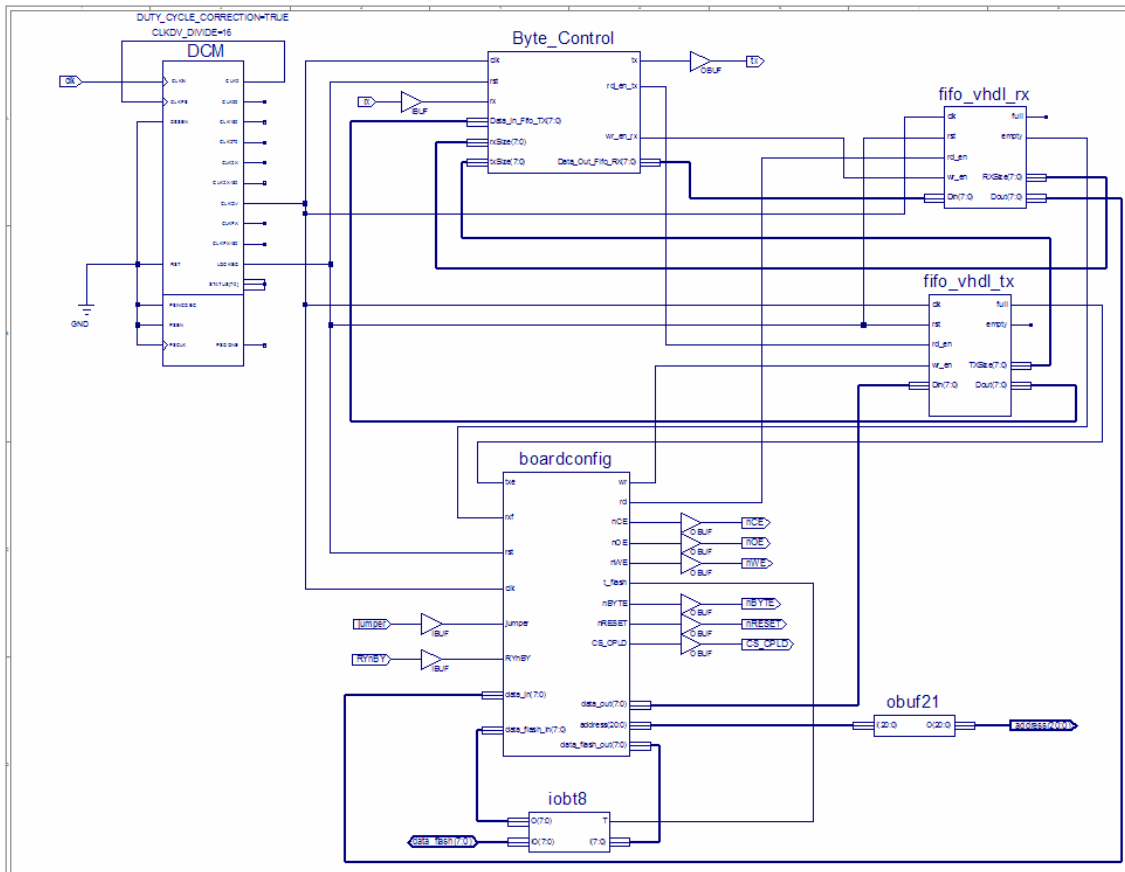


Figura 5 – Esquema da interligação dos vários blocos descritos em VHDL

4 Implementação de FSM

Nos trabalhos desenvolvidos anteriormente foi necessário implementar algumas máquinas de estados. Apesar de serem máquinas de estados relativamente simples foi necessário ter em conta essa nova realidade. Agora, para possibilitar a implementação de FSM mais complexas, é necessário criar alguns exemplos de FSM que contemplem todas as abordagens possíveis. Portanto, a implementação de novas FSM foi principiado.

5 Publicações

Este trabalho deu origem à escrita de um artigo que foi submetido numa conferência internacional. A referência é:

- **Manuel Almeida**, Bruno Pimentel, Valery Sklyarov, Iouliia Skliarova, "Design Tools for Rapid Prototyping of Embedded Controllers", Proceedings of the 3rd International Conference on Autonomous Robots and Agents – ICARA'2006, Palmerston North, New Zealand, December 2006, pp.683-688.